

## (9) BUNDESREPUBLIK **DEUTSCHLAND**



**DEUTSCHES PATENT- UND MARKENAMT** 

## Offenlegungsschrift

<sub>(ii)</sub> DE 100 45 720 A 1

(7) Aktenzeichen:

100 45 720.7

2 Anmeldetag: (3) Offenlegungstag: 15. 9.2000 4. 4. 2002

(5) Int. Cl.<sup>7</sup>:

H 03 F 3/45

H 03 F 1/34 H 03 F 1/38 H 03 F 1/02 H 03 F 1/56 H 04 B 3/36

(7) Anmelder:

Infineon Technologies AG, 81669 München, DE

(74) Vertreter:

PAe Reinhard, Skuhra, Weise & Partner, 80801 München

(72) Erfinder:

Ferianz, Thomas, Glanegg, AT

(56) Entgegenhaltungen:

US 58 56 758 A

TIETZE, U.: SCHENK, Ch.: Halbleiter-Schaltungstechnik, 11.Aufl., Berlin (u.a.): Springer, 1999, S. 819, 820, 827, ISBN 3-540-64192-0;

#### Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

- Signifierentielle Leitungstreiberschaltung mit volldifferentiellem Operationsverstärker
- Differentielle Leitungstreiberschaltung mit voll differentiellem Operationsverstärker (6) zum Treiben eines über eine Signalleitung abgegebenen Leitungssignals,

einem ersten Eingangsanschluss (2) und einem zweiten Eingangsanschluss (3) zum Anlegen eines Eingangssi-

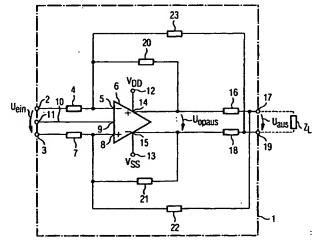
gnals.

einem voll differentiell aufgebauten Operationsverstärker (6), der einen mit dem ersten Eingangsanschluss (2) verbundenen invertierenden Signaleingang (5), einen mit dem zweiten Eingangsanschluss (3) verbundenen nicht invertierenden Signaleingang (8), einen ersten Signalausgang (14) zur Abgabe eines zu dem ersten Eingangssignal in Phase liegenden verstärkten Ausgangssignals und einen zweiten Signalausgang (15) zur Abgabe eines zu dem Eingangssignal gegenphasigen verstärkten Ausgangssignals aufweist.

Verstärkungseinstellwiderständen (4, 7) zur Einstellung der Verstärkung der differentiellen Leitungstreiberschaltung (1), die jeweils zwischen einem Eingangsanschluss (2, 3) der Leitungstreiberschaltung (1) und einem Signaleingang (5, 8) des Operationsverstärkers (6) vorgesehen sind,

einem ersten Rückkoppelwiderstand (20), der zwischen dem invertierenden Signaleingang (5) des Operationsverstärkers (6) und dem ersten Signalausgang (14) des Operationsverstärkers (6) geschaltet ist,

einem zweiten Rückkoppelwiderstand (21), der zwischen dem nicht invertierenden Signaleingang (8) des Operationsverstärkers (6) und dem zweiten Signalausgang (15) des Operationsverstärkers (6) geschaltet ist, einem ...



#### Beschreibung

[0001] Die Erfindung betrifft eine differentielle Leitungstreiberschaltung mit volldifferentiellem Operationsverstärker zum Treiben eines über eine Signalleitung abgegebenen Leitungssignals

Stand der Technik. Die Leitungstreiberschaltung enthält einen volldifferentiellem Operationsverstärker nach dem Stand der Technik. Die Leitungstreiberschaltung enthält einen volldifferentiellen Operationsverstärker OP mit einem invertierenden Eingang (-), einem nicht invertierenden Eingang (+), sowie einen Gleichtaktsignaleingang. Der voll differentiell aufgebaute Operationsverstärker OP weist ferner einen ersten Signalausgang (+) und einen dazu gegenphasigen zweiten Signalausgang (-) auf. Der volldifferentiell aufgebaute Operationsverstärker OP wird über einen ersten Versorgungsspannungsanschluss mit einer positiven Versorgungsspannung V<sub>DD</sub> und über einen zweiten Versorgungsspannungsanschluss an mit einer negativen Versorgungsspannung V<sub>SS</sub> mit Spannung versorgt. Die Signalausgänge des volldifferentiell aufgebauten Operationsverstärkers OP sind über Rückkoppelwiderstände R<sub>RI</sub>, R<sub>RII</sub> an die Signaleingänge rückgekoppelt. Die Signalausgänge des Operationsverstärkers OP sind über Anpassungswiderstände R<sub>AI</sub>, R<sub>AII</sub> an Ausgangsanschlüsse A1, A2 der Leitungstreiberschaltung angeschlossen. Die Signaleingänge sind über Verstärkungseinstellwiderstände R<sub>EI</sub>, R<sub>E2</sub> an Eingangsanschlüssen E1, E2 der Leitungstreiberschaltung angeschlossen. An den Eingangsanschlüssen E1, E2 wird ein zu verstärkendes Eingangssignal angelegt, das durch den Operationsverstärker OP verstärkt wird und über die Ausgangsanschlüsse A1, A2 an die Signalleitung mit dem Leitungswiderstand Z<sub>L</sub> abgegeben wird. [0003] Die Anpassungswiderstände R<sub>AI</sub>, R<sub>AII</sub> sind an die Impedanz Z<sub>L</sub> der Signalleitung angepasst, um Signalreflexionen auf der Leitung zu vermeiden.

20 [0004] Für die Ausgangsimpedanz der in Fig. 1 gezeigten herkömmlichen Leitungstreiberschaltung gilt

$$Z_{\text{aus}} = R_{\text{AI}} + R_{\text{AII}} = Z_{\text{L}} \quad (1)$$

[0005] Die Anpassungswiderstände R<sub>AI</sub>, R<sub>AII</sub> bilden zusammen mit der Impedanz der Leitung einen Spannungsteiler, so dass die vom differentiellen Operationsverstärker OP abgegebene Ausgangsspannung U<sub>opaus</sub> doppelt so hoch sein muss wie die von dem Leitungstreiber an den Ausgangsanschlüssen A1, A2 notwendigerweise zur Verfügung zu stellende Ausgangsspannung U<sub>aus</sub>. Es gilt:

$$U_{\text{opairs}} = 2 \cdot U_{\text{airs}}$$
 (2)

[0006] Für die Versorgungsspannung Uversorgung des Operationsverstärkers gilt:

$$U_{\text{versorguing}} = V_{DD} - V_{ss}$$
 (3)

35 [0007] Die Versorgungsspannung Uversorgung des Operationsverstärkers OP muss stets h\u00f6her sein als die von dem Operationsverst\u00e4rker abgegebene Ausgangsspannung U<sub>oraus</sub>:

$$U_{\text{versorguing}} \ge U_{\text{opails}} = 2 \cdot U_{\text{aus}}$$
 (4)

40 [0008] Die herkömmliche Treiberschaltung, wie sie in Fig. 1 dargestellt ist, hat den Nachteil, dass die zur Verfügung zu stellende Versorgungsspannung U<sub>versorgung</sub> mindestens doppelt so hoch sein muss wie die zur Verfügung zu stellende Ausgangsspannung U<sub>eus</sub> der Treiberschaltung. Die notwendige Versorgungsspannung U<sub>versorgung</sub> ist somit relativ hoch. Ein weiterer Nachteil besteht darin, dass die in Fig. 1 dargestellte herkömmliche Treiberschaltung aufgrund der hohen notwendigen Versorgungsspannung auch einen sehr hohen Leistungsverbrauch aufweist.

[65] Es ist daher die Aufgabe der vorliegenden Erfindung, eine differentielle Leitungstreiberschaltung mit voll differentiellem Operationsverstärker zu schaffen, die eine geringe Versorgungsspannung benötigt, und eine geringe Verlustleistung aufweist.

[0010] Diese Aufgabe wird erfindungsgemäß durch eine differentielle Leitungstreiberschaltung mit voll differentiellem Operationsverstärker mit den im Patentanspruch 1 angegebenen Merkmalen gelöst.

[0011] Die Erfindung schafft eine differentielle Leitungstreiberschaltung mit volldifferentiellem Operationsverstärker zum Treiben eines über eine Signalleitung abgegebenen Leitungssignals mit

einem ersten Eingangsanschluss und einem zweiten Eingangsanschluss zum Anlegen eines Eingangssignals,

einem voll differentiellen Operationsverstärker, der einen mit dem ersten Eingangsanschluss verbundenen invertierenden Signaleingang, einen mit dem zweiten Eingangsanschluss verbundenen nicht invertierenden Signaleingang, einen ersten

Signalausgang zur Abgabe eines zu dem ersten Eingangssignal in Phase liegenden verstärkten Ausgangssignals und einen zweiten Signalausgang zur Abgabe eines zu dem Eingangssignal gegenphasigen verstärkten Ausgangssignals aufweist.

Verstärkungseinstellwiderstände, die jeweils zwischen einem Eingangsanschluss der Leitungstreiberschaltung und einem Signaleingang des Operationsverstärkers vorgesehen sind,

60 einem ersten Rückkoppelwiderstand, der zwischen dem invertierenden Signaleingang des Operationsverstärkers und dem ersten Signalausgang des Operationsverstärkers geschaltet ist, einem zweiten Rückkoppelwiderstand, der zwischen dem nicht invertierenden Signaleingang des Operationsverstärkers und dem zweiten Signalausgang des Operationsverstärkers geschaltet ist,

einem ersten Anpassungswiderstand, der zwischen dem ersten Signalausgang des Operationsverstärkers und einem ersten Ausgangsanschluss der Leitungstreiberschaltung geschaltet ist,

einem zweiten Anpassungswiderstand, der zwischen dem zweiten Signalanschluss des Operationsverstärkers und einem zweiten Ausgangsanschluss der Leitungstreiberschaltung geschaltet ist, wobei die erfindungsgemäße differentielle Leitungstreiberschaltung zusätzliche

einen ersten Mitkoppelwiderstand, der zwischen dem ersten Ausgangsanschluss der Leitungstreiberschaltung und dem nicht invertierenden Eingang des Operationsverstärkers geschaltet ist, und einen zweiten Mitkoppelwiderstand aufweist, der zwischen dem zweiten Ausgangsanschluss der Leitungstreiberschaltung und dem invertierenden Eingang des Operationsverstärkers geschaltet ist,

wobei die Ausgangsimpedanz der Leitungstreiberschaltung an die Impedanz der Leitung angepasst ist.

[0012] Die Ausgangsimpedanz der Leitungstreiberschaltung wird vorzugsweise durch das Produkt eines Ausgangsimpedanz-Synthesefaktors und der Summe der Impedanzen der beiden Anpassungswiderstände bestimmt.

[0013] Der Ausgangsimpedanz-Synthesefaktor ist vorzugsweise in Abhängigkeit von den Mitkoppelwiderständen und den Rückkoppelwiderständen einstellbar.

[0014] Bei einer bevorzugten Ausführungsform der erfindungsgemäßen differentiellen Leitungstreiberschaltung weisen der erste Mitkoppelwiderstand und der zweite Mitkoppelwiderstand die gleiche Impedanz auf.

[0015] Der erste Rückkoppelwiderstand und der zweite Rückkoppelwiderstand weisen vorzugsweise ebenfalls die gleiche Impedanz auf.

[0016] Der Ausgangsimpedanz-Synthesefaktor ist vorzugsweise größer als eins.

[0017] Der Ausgangsimpedanz-Synthesefaktor beträgt bei einer besonders bevorzugten Ausführungsform der erfindungsgemäßen differentiellen Leitungstreiberschaltung etwa fünf.

[0018] Die erfindungsgemäße differentielle Leitungstreiberschaltung ist vorzugsweise voll symmetrisch aufgebaut.

[0019] Das durch die differentielle Leitungstreiberschaltung getriebene Signal ist vorzugsweise ein xDSL Signal.

[0020] Bei einer besonders bevorzugten Ausführungsform sind die Einstellwiderstände, die Rückkoppelwiderstände und die Mitkoppelwiderstände sowie die Anpassungswiderstände komplexe Impedanzen.

20

55

[0021] Die Impedanzwerte der Einstellwiderstände, der Rückkoppelwiderstände, der Mitkoppelwiderstände sowie der Anpassungswiderstände sind vorzugsweise durch Schalteinrichtungen umschaltbar.

[0022] Der voll differentielle Operationsverstärker weist vorzugsweise einen Gleichtaktsignaleingang auf.

[0023] Im weiteren wird eine bevorzugte Ausführungsform der erfindungsgemäßen Leitungstreiberschaltung mit voll differentiellem Operationsverstärker unter Bezugnahme auf die beigefügten Figuren zur Erläuterung erfindungswesentlicher Merkmale beschrieben.

[0024] Es zeigen:

[0025] Fig. 1 eine differentielle Leitungstreiberschaltung mit voll differentiellem Operationsverstärker nach dem Stand der Technik;

[0026] Fig. 2 eine bevorzugte Ausführungsform der erfindungsgemäßen differentiellen Leitungstreiberschaltung mit 30 voll differentiellem Operationsverstärker.

[0027] Wie man aus Fig. 2 erkennen kann, weist die erfindungsgemäße differentielle Leitungstreiberschaltung 1 einen ersten Eingangsanschluss 2 und einen zweiten Eingangsanschluss 3 zum Anlegen eines Eingangssignals Uein auf. Der Eingangsanschluss 2 ist über einen ersten Verstärkungseinstellwiderstand 4 mit dem invertierenden Eingang 5 eines volldifferentiellen Operationsverstärkers 6 verbunden. Der zweite Eingangsanschluss 3 ist über einen Verstärkungseinstellwiderstand 7 mit einem nicht invertierenden Signaleingang 8 des differentiell aufgebauten Operationsverstärkers 6 verbunden. Der Operationsverstärker 6 weist zudem einen Gleichtaktsignaleingang 9 auf, der über eine Leitung 10 mit einem Gleichtaktsignaleingang 11 der Leitungstreiberschaltung 1 verbunden ist. Der Operationsverstärker 6 wird über einen ersten Versorgungsspannungsanschluss 12 mit einer positiven Versorgungsspannung V<sub>DD</sub> und über einen zweiten Versorgungsspannungsanschluss 13 mit einer negativen Versorgungsspannung VSS verbunden. Der Operationsverstärker 6 weist ferner einen ersten Signalausgang 14 zur Abgabe eines zu dem Eingangssignal Uein in Phase liegenden verstärkten Ausgangssignals und einen zweiten Signalausgang 15 zur Abgabe eines zu dem Eingangssignal gegenphasigen verstärkten Ausgangssignals auf. Der in-Phase-Signalausgang 14 des Operationsverstärkers 6 liegt über einen ersten Anpassungswiderstand 16 an einem Signalausgang 17 der Leitungstreiberschaltung 1 an. Der zweiten gegenphasige Signalausgang 15 des Operationsverstärkers 6 liegt über einen zweiten Anpassungswiderstand 18 an einem zweiten Ausgangsanschluss 19 der Leitungstreiberschaltung 1 an. Der in-Phase-Signalausgang 14 des Operationsverstärkers 6 ist ferner über einen Rückkoppelwiderstand 20 an den invertierenden Signaleingang 5 des Operationsverstärkers 6 angeschlossen. Der gegenphasige Signalausgang 15 des differentiell aufgebauten Operationsverstärkers 6 ist über einen Rückkoppelwiderstand 21 an den nicht invertierenden Signaleingang 8 rückgekoppelt.

[0028] Der erste Signalausgang 17 ist über einen Mitkoppelwiderstand 22 an den nicht invertierenden Eingang 8 des Operationsverstärkers 6 angeschlossen. Der zweite Signalausgang 19 der Leitungstreiberschaltung 1 ist über einen weiteren Mitkoppelwiderstand 23 an den invertierenden Signaleingang 5 des Operationsverstärkers 6 angeschlossen. Die Leitungstreiberschaltung 1 verstärkt das an den Eingangsanschlüssen 2, 3 anliegende Eingangssignal und gibt es verstärkt über die Ausgangsanschlüsse 17, 19 als verstärktes Ausgangssignal U<sub>aus</sub> an eine angeschlossen Signalleitung mit der Impedanz Z<sub>L</sub> ab.

[0029] Aufgrund der positiven Rückkopplung bzw. Mitkopplung über die beiden Mitkoppelwiderstände 22, 23 wird eine an die Leitungsimpedanz Z<sub>L</sub> angepasste Ausgangsimpedanz Z<sub>uss</sub> synthetisiert. Dabei wird das Mitkoppelsignal für einen Signaleingang des Operationsverstärkers 6 jeweils aus dem anderen gegenphasigen Verstärkerausgang zurückgeführt.

[0030] Der invertierende Signaleingang 5 des Operationsverstärkers 6 erhält ein Mitkoppelsignal von dem gegenphasigen Verstärkersignalausgang 15 über den Leitungsanpassungswiderstand 18 und den Mitkoppelwiderstand 23.

[0031] Der nicht-invertierende Signaleingang 8 des Operationsverstärkers 6 erhält ein Mitkoppelsignal von dem in-Phase-Signalausgang 14 des Operationsverstärkers 6 über den Leitungsanpassungswiderstand 16 und den Mitkoppelwiderstand 22.

[0032] Für die Ausgangsimpedanz Z<sub>Aus</sub> der in Fig. 2 dargestellten erfindungsgemäßen differentiellen Leitungstreiberschaltung 1 gilt:

 $Z_{Aus} = m \cdot (Z_{16} + Z_{18})$  (5)

wobei m der Ausgangsimpedanz-Synthesefaktor, Z<sub>16</sub> die Impedanz des Anpassungswiderstands 16, Z<sub>18</sub> die Impedanz des Anpassungswiderstands 18 ist.

[0033] Die Ausgangsimpedanz Z<sub>Aus</sub> der Leitungstreiberschaltung 1 wird mittels des Ausgangsimpedanz-Synthesefaktors m an die Impedanz Z<sub>L</sub> der zu treibenden Leitung angepasst:

$$Z_{Aus} = Z_L$$
 (6)

[0034] Die Verstärkungseinstellwiderstände 4, 7 weisen vorzugsweise die gleiche Impedanz auf, d. h. es gilt:

$$Z_4 = Z_7 = Z_E$$
 (7)

10

20

25

30

[0035] Die Rückkoppelimpedanzen 20, 21 weisen ebenfalls vorzugsweise die gleiche Rückkoppelimpedanz  $Z_{RK}$  auf:

15 
$$Z_{20} = Z_{21} = Z_{RK}$$
 (8)

[0036] Die Mitkoppelimpedanzen weisen vorzugsweise ebenfalls die gleiche Mitkoppelimpedanz  $Z_{MK}$  auf:

$$Z_{22} = Z_{23} = Z_{MK}$$
 (9)

[0037] Der Ausgangsimpedanze-Synthesefaktor m wird in Abhängigkeit von den Mitkoppelimpedanzen 22, 23 und den Rückkoppelimpedanzen 20, 21 eingestellt.

[0038] Der Ausgangsimpedanz-Synthesefaktor m hängt von der Mitkoppelimpedanz  $Z_{MK}$  und der Rückkoppel impedanz  $Z_{RK}$  wie folgt ab:

$$m = \frac{Z_{MK}}{Z_{MK} - Z_{RK}}$$
 (10)

[0039] Je höher der Ausgangsimpedanz-Synthesefaktor m eingestellt wird, desto geringer ist die notwendige Summe der Impedanzen  $Z_{16}$ ,  $Z_{18}$  der Leitungsanpassungswiderstände 16, 18 zur Erzielung einer an die Leitungsimpedanz  $Z_L$  angepassten Ausgangsimpedanz der Leitungstreiberschaltung 1.

[0040] Für die Ausgangsspannung U<sub>opaus</sub> des Operationsverstärkers 6 zwischen den Signalausgängen 14, 15 des Operationsverstärkers gilt:

$$U_{\text{opans}} = (1 + 1/m) U_{\text{ans}}$$
 (11)

[0041] Je höher der Ausgangsimpedanz-Synthesefaktor m eingestellt wird, desto geringer ist die notwendige durch den Operationsverstärker 6 zur Verfügung zu stellende Ausgangsspannung U<sub>opaus</sub> und umso geringer ist somit auch die für den Operationsverstärker 6 zur Verfügung zu stellende Versorgungsspannung U<sub>versorgung</sub>.

[0042] Der Wert des Ausgangsimpedanz-Synthesefaktors m ist bei vorgegebener Mindestgenauigkeit der Gesamtausgangsimpedanz  $Z_{Aus}$  durch die stark anwachsenden Toleranzanforderungen an die Impedanzen  $Z_E$ ,  $Z_{RK}$ ,  $Z_{MK}$  nach oben hin begrenzt. Bei einem Ausgangsimpedanz-Synthesefaktor m=5 erzielt man bereits 80% der maximal möglichen Ausgangssignalpegelreduktion, die 50% beträgt, d. h. die Ausgangspegelreduktion beträgt 40%. Der Ausgangsimpedanz-Synthesefaktor m wird daher vorzugsweise auf etwa 5 eingestellt. Die erfindungsgemäße Leitungstreiberschaltung 1, wie sie in Fig. 2 dargestellt ist, benötigt bei einem Ausgangssynthesefaktor m=5 an den Signalausgängen 14, 15 des differentiellen Operationsverstärkers 6 lediglich 12 Volt (Spitze-Spitze), um einen Ausgangsleitungspegel  $U_{Aus}$  von 10 Volt (Spitze-Spitze) zu ermöglichen. Dabei beträgt die Versorgungsspannung  $U_{versorgung}$  des Operationsverstärkers 6 etwa 17 Volt.

[0043] Die Verlustleistung der erfindungsgemäßen Leitungstreiberschaltung  $P_r$  ist aufgrund der niedrigen notwendigen Versorgungsspannung 1  $U_{versorgung}$  ebenfalls gering.

[0044] Die Impedanzen der Leitungsanpassungswiderstände 16, 18 sind in der Regel erheblich geringer als die Einstellimpedanzen  $Z_E$ , die Rückkoppelimpedanz  $Z_{RK}$  und die Mitkoppelimpedanz  $Z_{MK}$ . Für die Leerlaufverstärkung ( $Z_L = \infty$ ) der Leitungstreiberschaltung 1 gilt daher:

$$G = \frac{1}{Z_{RK} \cdot Z_{MK}}$$

$$G = \frac{1}{Z_{E}} \cdot \frac{1}{Z_{MK} - Z_{RK}}$$

$$(12)$$

[0045] Mit Gleichung (10) ergibt sich die Leerlaufverstärkung G der erfindungsgemäßen differentiellen Leitungstreiberschaltung 1 zu:

65

$$\begin{array}{ccc}
Z_{RK} \\
G &= & m \\
\hline
Z_{E}
\end{array} \tag{13}$$

5

25

30

35

40

45

50

55

60

[0046] Die Impedanzen der Ausgangswiderstände 16, 18 sind vorzugsweise gleich hoch;

$$Z_{16} = Z_{18} = Z_A$$
 (14)

[0047] Für die Gesamtausgangsimpedanz der differentiellen Leitungstreiberschaltung 1 ergibt sich somit:

$$Z_{Aus} = 2 \cdot m \cdot Z_{A} = 2 \cdot \underbrace{\qquad \qquad }_{IS} \cdot Z_{A} \qquad (15)$$

[0048] Die erfindungsgemäße Leitungstreiberschaltung 1 weist den Vorteil auf, dass die Ausgangsgleichtaktspannung

von der Eingangsgleichtaktspannung über den Gleichtaktsignaleingang 11 unabhängig einstellbar ist. Somit sind Signalpegelschiebeschaltungen zur Angleichung unterschiedlicher Gleichtaktspannungsniveaus zwischen dem Ausgang einer Ansteuerschaltung und dem Ausgang der erfindungsgemäßen Leitungstreiberschaltung 1 nicht notwendig. [0049] Die Verstärkungseinstellwiderstände 4, 7, die Rückkoppelwiderstände 20, 21, die Mitkoppelwiderstände 22, 23 sowie die Anpassungswiderstände 16, 18 sind bei einer bevorzugten Ausführungsform komplexe Impedanzen zur Synthetisierung einer komplexen Ausgangsimpedanz Z<sub>nus</sub> der Leitungstreiberschaltung 1. Hierdurch kann eine besonders genaue Anpassung der Ausgangsimpedanz ZALIS der Leitungstreiberschaltung 1 an die komplexe Impedanz ZL der Leitung erfolgen. Dabei sind die Impedanzwerte der Verstärkungseinstellwiderstände 4, 7, der Rückkoppelwiderstände 20, 21, der Mitkoppelwiderstände 22, 23 sowie der Anpassungswiderstände 16, 18 bei einer besonders bevorzugten Ausführungsform der erfindungsgemäßen differentiellen Leitungstreiberschaltung über Schalteinrichtungen zwischen verschiedenen Werten umschaltbar. Hierdurch kann die synthetisierte Ausgangsimpedanz ZAus der differentiellen Leitungstreiberschaltung 1 adaptiv derart programmiert werden, dass die komplexe Ausgangsimpedanz ZAus der Leitungstreiberschaltung 1 genau an die komplexe Impedanz Zt. der Leitung durch Ansteuern der Schalteinrichtungen angepasst wird. Durch die Entnahme des Mitkoppelsignals aus dem jeweils anderen gegenphasigen Operationsverstärkerausgang wird eine positive Rückkopplung bzw. eine Mitkopplung erzielt durch die eine Ausgangsimpedanz Zaus mit für einem Operationsverstärker 6 synthetisiert wird.

#### Bezugszeichenliste

- 1 Differentielle Leitungstreiberschaltung
- 2 Eingangsanschluss
- 3 Eingangsanschluss 4 Verstärkungseinstellwiderstand
- 5 Invertierender Eingang
- 6 Voll-differentieller Operationsverstärker
- 7 Verstärkungseinstellwiderstand
- 8 Nicht-invertierender Eingang
- 9 Gleichtaktsignaleingang
- 10 Leitung
- 11 Gleichtaktsignalanschluss
- 12 Positiver Versorgungsspannungsanschluss
- 13 Negativer Versorgungsspannungsanschluss
- 14 In-Phase-Signalausgang
- 15 Gegenphasiger Signalausgang
- 16 Anpassungswiderstand
- 17 Ausgangsanschluss
- 18 Anpassungswiderstand
- 19 Ausgangsanschluss
- 20 Rückkoppelwiderstand
- 21 Rückkoppelwiderstand
- 22 Mitkoppelwiderstand
- 23 Mitkoppelwiderstand

#### Patentansprüche

- 1. Differentielle Leitungstreiberschaltung mit voll differentiellem Operationsverstärker (6) zum Treiben eines über eine Signalleitung abgegebenen Leitungssignals, mit:
  - (a) einem ersten Eingangsanschluss (2) und einem zweiten Eingangsanschluss (3) zum Anlegen eines Eingangssignals,
  - (b) einem voll differentiell aufgebauten Operationsverstärker (6), der einen mit dem ersten Eingangsanschluss

- (2) verbundenen invertierenden Signaleingang (5), einen mit dem zweiten Eingangsanschluss (3) verbundenen nicht invertierenden Signaleingang (8), einem ersten Signalausgang (14) zur Abgabe eines zu dem ersten Eingangssignal in Phase liegenden verstärkten Ausgangssignal und einen zweiten Signalausgang (15) zur Abgabe eines zu dem Eingangssignal gegenphasigen verstärkten Ausgangssignal aufweist;
- (c) Verstärkungseinstellwiderständen (4, 7) zur Einstellung der Verstärkung der differentiellen Leitungstreiberschaltung (1), die jeweils zwischen einem Eingangsanschluss (2, 3) der Leitungstreiberschaltung (1) und einem Signaleingang (5, 8) des Operationsverstärkers (6) vorgesehen sind;
- (d) einem ersten Rückkoppelwiderstand (20), der zwischen dem invertierenden Signaleingang (5) des Operationsverstärkers (6) und dem ersten Signalausgang (14) des Operationsverstärkers (6) geschaltet ist;
- (e) einem zweiten Rückkoppelwiderstand (21), der zwischen dem nicht invertierenden Signaleingang (8) des Operationsverstärkers (6) und dem zweiten Signalausgang (15) des Operationsverstärkers (6) geschaltet ist; (f) einem ersten Anpassungswiderstand (16), der zwischen dem ersten Signalausgang (14) des Operationsverstärkers (6) und einem ersten Ausgangsanschluss (17) der Leitungstreiberschaltung (1) geschaltet ist;
- (g) einem zweiten Anpassungswiderstand (18), der zwischen dem zweiten Signalausgang (15) des Operationsverstärkers (6) und einem zweiten Ausgangsanschluss (19) der Leitungstreiberschaltung (1) geschaltet ist; gekennzeichnet durch
  - (h) einen ersten Mitkoppelwiderstand (22), der zwischen dem ersten Ausgangsanschluss (17) der Leitungstreiberschaltung (1) und dem nicht invertierenden Signaleingang (8) des Operationsverstärkers (6) geschaltet ist:
  - (i) einem zweiten Mitkoppelwiderstand (23), der zwischen dem zweiten Ausgangsanschluss (19) der Leitungstreiberschaltung (1) und dem invertierenden Eingang (5) des Operationsverstärkers (6) geschaltet ist;
  - (j) wobei die Ausgangsimpedanz (Z<sub>Aus</sub>) der Leitungstreiberschaltung (1) an die Impedanz (Z<sub>L</sub>) der Leitung angepasst ist.
- Differentielle Leitungstreiberschaltung nach Anspruch 1, dadurch gekennzeichnet, dass die Ausgangsimpedanz
  (Z<sub>Aus</sub>) durch das Produkt eines Ausgangsimpedanz-Synthesefaktors (m) und der Summe der Impedanzen der beiden
  Anpassungswiderstände (16, 17) bestimmt ist.
- 3. Differentielle Leitungstreiberschaltung nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass der Ausgangsimpedanz-Synthesefaktor (m) in Abhängigkeit von den Mitkoppelwiderständen (22, 23) und den Rückkoppelwiderständen (20, 21) einstellbar ist.
- Differentielle Leitungstreiberschaltung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass der erste Mitkoppelwiderstand (22) und der zweite Mitkoppelwiderstand (23) die gleiche Impedanz aufweisen.
   Differentielle Leitungstreiberschaltung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass der erste Rückkoppelwiderstand (20) und der zweite Rückkoppelwiderstand (21) die gleiche Impedanz aufwei-
- 6. Differentielle Leitungstreiberschaltung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass der Ausgangsimpedanz-Synthesefaktor (m) größer als eins ist.
  - 7. Differentielle Leitungstreiberschaltung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass der Ausgangsimpedanz-Synthesefaktor (m) etwa fünf beträgt.
  - 8. Differentielle Leitungstreiberschaltung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Leitungstreiberschaltung (1) voll symmetrisch aufgebaut ist.
  - 9. Differentielle Leitungstreiberschaltung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass das Leitungssignal ein xDLS-Signal ist.
  - 10. Differentielle Leitungstreiberschaltung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Verstärkungs-Einstellwiderstände (4, 7), die Rückkoppelwiderstände (20, 21), die Mitkoppelwiderstände (22, 23) und die Anpassungswiderstände (16, 18) komplexe Impedanzen sind.
  - 11. Differentielle Leitungstreiberschaltung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Impedanzwerte der Einstellwiderstände (4, 7), der Rückkoppelwiderstände (20, 21), der Mitkoppelwiderstände (23, 23) und der Anpassungswiderstände (16, 18) durch Schalteinrichtungen umschaltbar sind.
  - 12. Differentielle Leitungstreiberschaltung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass der voll differentiellen Operationsverstärker (6) einen Gleichtaktsignaleingang (9) aufweist.

Hierzu 2 Seite(n) Zeichnungen

55

5

10

15

20

25

30

40

45

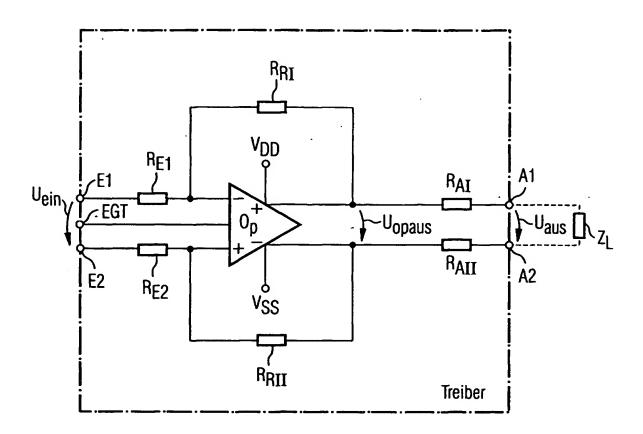
50

60

65

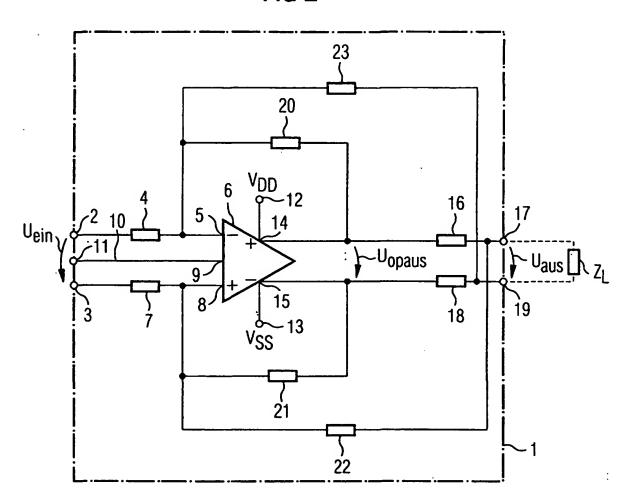
Nummer: Int. Cl.<sup>7</sup>: Offenlegungstag: DE 100 45 720 A1 H 03 F 3/45 4. April 2002

FIG 1



Nummer: Int. Cl.<sup>7</sup>: Offenlegungstag: DE 100 45 720 A1 H 03 F 3/45 4. April 2002

FIG 2



DERWENT-ACC-NO: 2002-464339

DERWENT-WEEK: 200333

COPYRIGHT 2005 DERWENT INFORMATION LTD

TITLE: Differential line driver circuit has feedback

resistances between each output of differential

amplifier

and corresponding and opposing inputs

INVENTOR: FERIANZ, T

PATENT-ASSIGNEE: INFINEON TECHNOLOGIES AG[INFN] , FERIANZ T[FERII],

INFINEON

AG[INFN]

PRIORITY-DATA: 2000DE-1045720 (September 15, 2000)

PATENT-FAMILY:

PUB-NO PUB-DATE LANGUAGE PAGES MAIN-IPC DE 10045720 C2 May 8, 2003 N/A000 H03F 003/45 DE 10045720 A1 April 4, 2002 N/A 800 H03F 003/45 US 20020070770 A1 June 13, 2002 N/A000 H03B 001/00

000 1035 001/00

US 6522179 B2 February 18, 2003 N/A

000 H03B 001/00

APPLICATION-DATA:

, PUB-NO APPL-DESCRIPTOR APPL-NO

APPL-DATE

DE 10045720C2 N/A 2000DE-1045720

September 15, 2000

DE 10045720A1 N/A 2000DE-1045720

September 15, 2000

US20020070770A1 N/A 2001US-0953339

September 14, 2001

US 6522179B2 N/A 2001US-0953339

September 14, 2001

INT-CL (IPC): H03B001/00, H03F001/02, H03F001/34, H03F001/38,

H03F001/56 , H03F003/45 , H04B003/36

ABSTRACTED-PUB-NO: DE 10045720A

#### BASIC-ABSTRACT:

NOVELTY - The line driver circuit (1) has a pair of input terminals (2,3) for

application of an input signal, coupled to the inverting and noninverting

inputs (5,8) of a fully differential operational amplifier (6), for driving a

line signal delivered via a signal line. The amplification of the line driver

circuit is determined via setting resistances (4,7) between the input terminals

and the operational amplifier inputs, with feedback resistances (20,21; 22,23)

between each operational amplifier output and the corresponding input and

between each operational output and the opposite input. The output impedance

of the line driver circuit is matched to the line impedance.

USE - The differential line driver circuit is used for driving a line signal delivered via a signal line.

ADVANTAGE - The line driver circuit has a reduced power loss.

DESCRIPTION OF DRAWING(S) - The figure shows a circuit diagram of a differential line driver circuit.

Line driver circuit 1

Input terminals 2,3

Setting resistances 4,7

Inverting and non-inverting inputs of operational amplifier 5,8

Operational amplifier 6

Feedback resistances 20,21; 22,23

ABSTRACTED-PUB-NO: US20020070770A

### **EQUIVALENT-ABSTRACTS:**

NOVELTY - The line driver circuit (1) has a pair of input terminals (2,3) for

application of an input signal, coupled to the inverting and non-inverting

inputs (5,8) of a fully differential operational amplifier (6), for

driving a

line signal delivered via a signal line. The amplification of the line driver

circuit is determined via setting resistances (4,7) between the input terminals

and the operational amplifier inputs, with feedback resistances (20,21; 22,23)

between each operational amplifier output and the corresponding input and

between each operational output and the opposite input. The output impedance

of the line driver circuit is matched to the line impedance.

USE - The differential line driver circuit is used for driving a line signal delivered via a signal line.

delivered via a bignar time.

ADVANTAGE - The line driver circuit has a reduced power loss.

DESCRIPTION OF DRAWING(S) - The figure shows a circuit diagram of a differential line driver circuit.

Line driver circuit 1

Input terminals 2,3

Setting resistances 4,7

Inverting and non-inverting inputs of operational amplifier 5,8

Operational amplifier 6

Feedback resistances 20,21; 22,23

CHOSEN-DRAWING: Dwg.2/2

TITLE-TERMS: DIFFERENTIAL LINE DRIVE CIRCUIT FEEDBACK RESISTANCE OUTPUT

DIFFERENTIAL AMPLIFY CORRESPOND OPPOSED INPUT

DERWENT-CLASS: U24 W02

EPI-CODES: U24-G02A1; U24-G03A; U24-G03B; U24-G03N; U24-G03X; W02-C01E;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N2002-365958

# This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:
☐ BLACK BORDERS
$\square$ image cut off at top, bottom or sides
☐ FADED TEXT OR DRAWING
☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
☐ SKEWED/SLANTED IMAGES
☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
☐ GRAY SCALE DOCUMENTS
☐ LINES OR MARKS ON ORIGINAL DOCUMENT
☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

## IMAGES ARE BEST AVAILABLE COPY.

☐ OTHER:

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.